

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2000172223
PUBLICATION DATE : 23-06-00

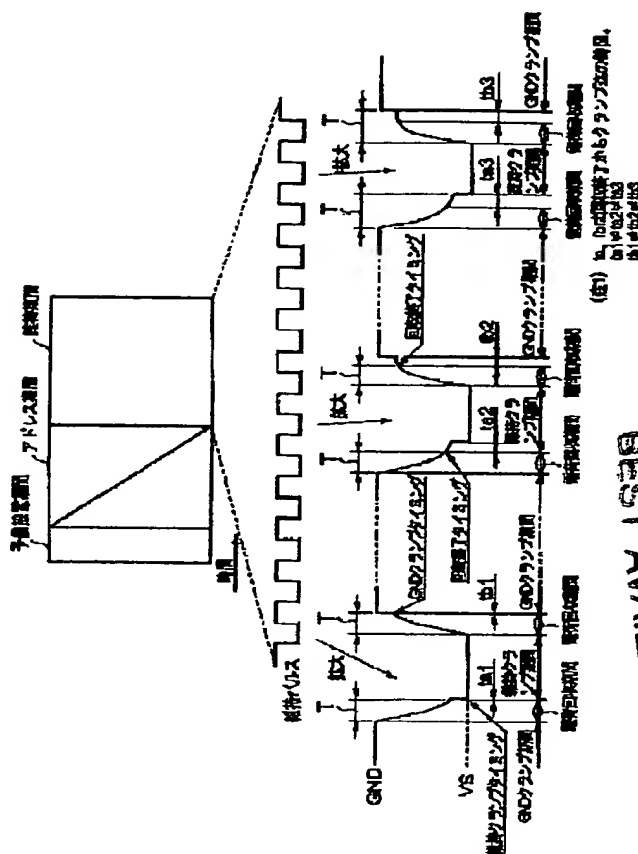
APPLICATION DATE : 18-08-99
APPLICATION NUMBER : 11231862

APPLICANT : NEC CORP;

INVENTOR : WAKABAYASHI TOSHIRO;

INT.CL. : G09G 3/28 G09G 3/20

TITLE : DRIVING METHOD AND DRIVING
DEVICE FOR PLASMA DISPLAY
PANEL



BEST AVAILABLE COPY

ABSTRACT : PROBLEM TO BE SOLVED: To faithfully display gradation of display data regardless of the magnitude of displaying load amounts by varying a time from the point of time when a sustaining pulse starts the recovering of electric charges till it is to be fixed to a sustaining potential and a time from it is fixed to the sustaining potential till it is to be fixed to a ground potential.

SOLUTION: A time T from the point of time when a sustaining pulse starts the recovering of electric charges till it is to be fixed to a sustaining potential and a time T from it is fixed to the sustaining potential till it is to be fixed to a ground potential are varied. That is, times from the start of the recovering of electric charges till the sustaining pulse is to be fixed to the sustaining potential and the GRD potential are set into plural times ($ta1 \neq ta2 \neq ta3 \neq tb1 \neq tb2 \neq tb3$) in a sustaining period. When the light emitting load amount of a PDP is small and light emissions are performed collectively, luminance saturations to be generated collectively in display areas having small driving powers are prevented and, moreover, when the light emitting load is large, light emissions are controlled so that the luminance of light emissions does not become short by varying the timing when the sustaining pulse is to be clamped to the sustaining potential or the GRD potential. Thus, a satisfactory display having no luminance saturation can be always obtained without depending on displaying load amounts.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-172223
(P2000-172223A)

(43) 公開日 平成12年6月23日 (2000.6.23)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 9 G 3/28		G 0 9 G 3/28	H
3/20	6 2 1	3/20	6 2 1 G

審査請求 未請求 請求項の数17 O L (全 17 頁)

(21) 出願番号 特願平11-231862

(22) 出願日 平成11年8月18日 (1999.8.18)

(31) 優先権主張番号 特願平10-273018

(32) 優先日 平成10年9月28日 (1998.9.28)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 清水 昌宏

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 若林 敏郎

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100082935

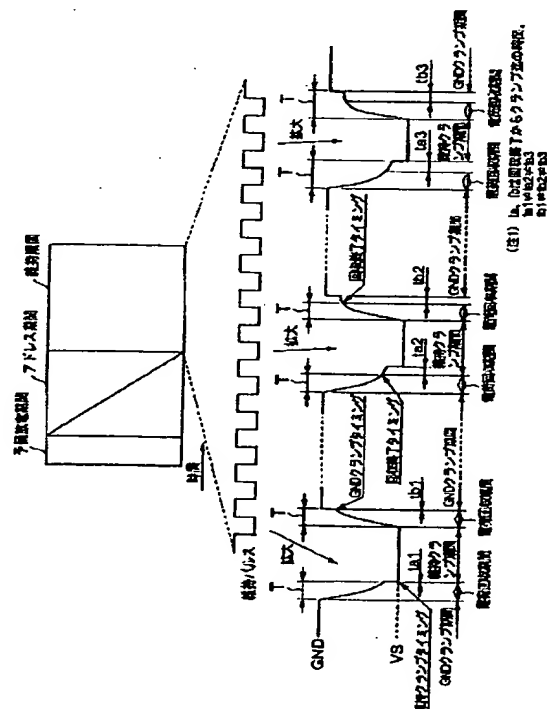
弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法および駆動装置

(57) 【要約】

【課題】 表示負荷量が多い時、所定の輝度が得られ、表示負荷量が少ない時、輝度飽和が生じないプラズマディスプレイパネルの駆動方法を提供する。

【解決手段】 n 個の維持パルスを用いて所定の階調でサブフィールドを発光させるプラズマディスプレイパネルの駆動方法であって、前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグラント電位への固定する迄の時間 T とを可変することを特徴とする。



(注1) Ia, Ibは図10に示すようなランプ状の電圧。

(注2) Ia, Ibは図10に示すようなランプ状の電圧。

(注3) Ia, Ibは図10に示すようなランプ状の電圧。

(注4) Ia, Ibは図10に示すようなランプ状の電圧。

(注5) Ia, Ibは図10に示すようなランプ状の電圧。

(注6) Ia, Ibは図10に示すようなランプ状の電圧。

(注7) Ia, Ibは図10に示すようなランプ状の電圧。

(注8) Ia, Ibは図10に示すようなランプ状の電圧。

(注9) Ia, Ibは図10に示すようなランプ状の電圧。

(注10) Ia, Ibは図10に示すようなランプ状の電圧。

(注11) Ia, Ibは図10に示すようなランプ状の電圧。

(注12) Ia, Ibは図10に示すようなランプ状の電圧。

(注13) Ia, Ibは図10に示すようなランプ状の電圧。

(注14) Ia, Ibは図10に示すようなランプ状の電圧。

(注15) Ia, Ibは図10に示すようなランプ状の電圧。

(注16) Ia, Ibは図10に示すようなランプ状の電圧。

(注17) Ia, Ibは図10に示すようなランプ状の電圧。

(注18) Ia, Ibは図10に示すようなランプ状の電圧。

(注19) Ia, Ibは図10に示すようなランプ状の電圧。

(注20) Ia, Ibは図10に示すようなランプ状の電圧。

(注21) Ia, Ibは図10に示すようなランプ状の電圧。

(注22) Ia, Ibは図10に示すようなランプ状の電圧。

(注23) Ia, Ibは図10に示すようなランプ状の電圧。

(注24) Ia, Ibは図10に示すようなランプ状の電圧。

(注25) Ia, Ibは図10に示すようなランプ状の電圧。

(注26) Ia, Ibは図10に示すようなランプ状の電圧。

(注27) Ia, Ibは図10に示すようなランプ状の電圧。

(注28) Ia, Ibは図10に示すようなランプ状の電圧。

(注29) Ia, Ibは図10に示すようなランプ状の電圧。

(注30) Ia, Ibは図10に示すようなランプ状の電圧。

(注31) Ia, Ibは図10に示すようなランプ状の電圧。

(注32) Ia, Ibは図10に示すようなランプ状の電圧。

(注33) Ia, Ibは図10に示すようなランプ状の電圧。

(注34) Ia, Ibは図10に示すようなランプ状の電圧。

(注35) Ia, Ibは図10に示すようなランプ状の電圧。

(注36) Ia, Ibは図10に示すようなランプ状の電圧。

(注37) Ia, Ibは図10に示すようなランプ状の電圧。

(注38) Ia, Ibは図10に示すようなランプ状の電圧。

(注39) Ia, Ibは図10に示すようなランプ状の電圧。

(注40) Ia, Ibは図10に示すようなランプ状の電圧。

(注41) Ia, Ibは図10に示すようなランプ状の電圧。

(注42) Ia, Ibは図10に示すようなランプ状の電圧。

(注43) Ia, Ibは図10に示すようなランプ状の電圧。

(注44) Ia, Ibは図10に示すようなランプ状の電圧。

(注45) Ia, Ibは図10に示すようなランプ状の電圧。

(注46) Ia, Ibは図10に示すようなランプ状の電圧。

(注47) Ia, Ibは図10に示すようなランプ状の電圧。

(注48) Ia, Ibは図10に示すようなランプ状の電圧。

(注49) Ia, Ibは図10に示すようなランプ状の電圧。

(注50) Ia, Ibは図10に示すようなランプ状の電圧。

(注51) Ia, Ibは図10に示すようなランプ状の電圧。

(注52) Ia, Ibは図10に示すようなランプ状の電圧。

(注53) Ia, Ibは図10に示すようなランプ状の電圧。

(注54) Ia, Ibは図10に示すようなランプ状の電圧。

(注55) Ia, Ibは図10に示すようなランプ状の電圧。

(注56) Ia, Ibは図10に示すようなランプ状の電圧。

(注57) Ia, Ibは図10に示すようなランプ状の電圧。

(注58) Ia, Ibは図10に示すようなランプ状の電圧。

(注59) Ia, Ibは図10に示すようなランプ状の電圧。

(注60) Ia, Ibは図10に示すようなランプ状の電圧。

(注61) Ia, Ibは図10に示すようなランプ状の電圧。

(注62) Ia, Ibは図10に示すようなランプ状の電圧。

(注63) Ia, Ibは図10に示すようなランプ状の電圧。

(注64) Ia, Ibは図10に示すようなランプ状の電圧。

(注65) Ia, Ibは図10に示すようなランプ状の電圧。

(注66) Ia, Ibは図10に示すようなランプ状の電圧。

(注67) Ia, Ibは図10に示すようなランプ状の電圧。

(注68) Ia, Ibは図10に示すようなランプ状の電圧。

(注69) Ia, Ibは図10に示すようなランプ状の電圧。

(注70) Ia, Ibは図10に示すようなランプ状の電圧。

(注71) Ia, Ibは図10に示すようなランプ状の電圧。

(注72) Ia, Ibは図10に示すようなランプ状の電圧。

(注73) Ia, Ibは図10に示すようなランプ状の電圧。

(注74) Ia, Ibは図10に示すようなランプ状の電圧。

(注75) Ia, Ibは図10に示すようなランプ状の電圧。

(注76) Ia, Ibは図10に示すようなランプ状の電圧。

(注77) Ia, Ibは図10に示すようなランプ状の電圧。

(注78) Ia, Ibは図10に示すようなランプ状の電圧。

(注79) Ia, Ibは図10に示すようなランプ状の電圧。

(注80) Ia, Ibは図10に示すようなランプ状の電圧。

(注81) Ia, Ibは図10に示すようなランプ状の電圧。

(注82) Ia, Ibは図10に示すようなランプ状の電圧。

(注83) Ia, Ibは図10に示すようなランプ状の電圧。

(注84) Ia, Ibは図10に示すようなランプ状の電圧。

(注85) Ia, Ibは図10に示すようなランプ状の電圧。

(注86) Ia, Ibは図10に示すようなランプ状の電圧。

(注87) Ia, Ibは図10に示すようなランプ状の電圧。

(注88) Ia, Ibは図10に示すようなランプ状の電圧。

(注89) Ia, Ibは図10に示すようなランプ状の電圧。

(注90) Ia, Ibは図10に示すようなランプ状の電圧。

(注91) Ia, Ibは図10に示すようなランプ状の電圧。

(注92) Ia, Ibは図10に示すようなランプ状の電圧。

(注93) Ia, Ibは図10に示すようなランプ状の電圧。

(注94) Ia, Ibは図10に示すようなランプ状の電圧。

(注95) Ia, Ibは図10に示すようなランプ状の電圧。

(注96) Ia, Ibは図10に示すようなランプ状の電圧。

(注97) Ia, Ibは図10に示すようなランプ状の電圧。

(注98) Ia, Ibは図10に示すようなランプ状の電圧。

(注99) Ia, Ibは図10に示すようなランプ状の電圧。

(注100) Ia, Ibは図10に示すようなランプ状の電圧。

【特許請求の範囲】

【請求項1】 n 個の維持パルスを用いて所定の階調でサブフィールドを発光させるプラズマディスプレイパネルの駆動装置であって、前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグランド電位へ固定する迄の時間とを可変する可変手段を設けたことを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項2】 前記可変手段は、維持パルスをグランド電位に固定する第1のスイッチング手段と、維持パルスを維持電位に固定する第2のスイッチング手段と、プラズマディスプレイパネルの表示セルの電荷を回収コンデンサへ導く第3のスイッチング手段と、回収コンデンサの電荷を表示セルへ導く第4のスイッチング手段と、前記第1乃至第4のスイッチング手段のスイッチングのタイミングを制御する制御回路とで構成したことを特徴とする請求項1記載のプラズマディスプレイパネルの駆動装置。

【請求項3】 表示セルの表示負荷量を演算する演算手段を設け、この演算手段の演算結果に基づき前記可変手段を制御することを特徴とする請求項1又は2記載のプラズマディスプレイパネルの駆動装置。

【請求項4】 n 個の維持パルスを用いて所定の階調でサブフィールドを発光させるプラズマディスプレイパネルの駆動方法であって、前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグランド電位への固定する迄の時間とを可変することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項5】 前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグランド電位へ固定する迄の時間とを、先頭の維持パルスから n 番目の維持パルスの順に長くしたことを特徴とする請求項4記載のプラズマディスプレイパネルの駆動方法。

【請求項6】 前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグランド電位へ固定する迄の時間とを、表示負荷量に応じて可変することを特徴とする請求項4又は5記載のプラズマディスプレイパネルの駆動方法。

【請求項7】 複数の走査電極と、走査電極と対をなし同一平面上に形成される複数の維持電極と、走査電極および維持電極と直交する方向に形成された複数のデータ電極と、走査電極および維持電極とデータ電極との交点に形成する複数の表示セルとを備えるプラズマディスプレイパネルの駆動方法において、各表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、書き込み放電期間での選択放電に基づいて繰り返し発光放電を行う維持放電期間を有し、前記書き込み放電期間に、書き込み放電を行う表示データを検出し、検出した表示データの表示負荷量を一旦記憶し、検出した表示データの表示負荷量に応じて、前記維持放電期間の維持パルスのスイッチング時に、維持パルス用回路のインピーダンスを可変

制御することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項8】 前記維持パルス用回路のインピーダンスの変化点を、ダイナミックに可変制御することを特徴とする請求項7記載のプラズマディスプレイパネルの駆動方法。

【請求項9】 前記表示データの検出をライン毎に行い、前記維持パルス用回路のインピーダンスをライン毎に可変制御することを特徴とする請求項7記載のプラズマディスプレイパネルの駆動方法。

【請求項10】 前記維持放電時の維持パルスのスイッチング時に、前記維持パルス用回路のインピーダンスの変化点を、可変制御するように、維持パルスの立ち上げ（立ち下げ）から維持電位にクランプするまでの時間を、ダイナミックに可変制御することを特徴とする請求項7記載のプラズマディスプレイパネルの駆動方法。

【請求項11】 前記維持放電時の維持パルスのスイッチング時に、前記維持パルス用回路のインピーダンスの変化点を、可変制御するように、最初に高インピーダンス回路をアクティブにし、その後、低インピーダンス回路をアクティブにし、かつ高インピーダンス回路がアクティブになってから、低インピーダンス回路がアクティブになるまでの時間を、ダイナミックに可変制御することを特徴とする請求項8記載のプラズマディスプレイパネルの駆動方法。

【請求項12】 前記表示データの検出をサブフィールド毎に行い、前記維持パルス用回路のインピーダンスをサブフィールド毎に可変制御することを特徴とする請求項7記載のプラズマディスプレイパネルの駆動方法。

【請求項13】 前記表示データの検出をフィールド毎に行い、前記維持パルス用回路のインピーダンスをフィールド毎に可変制御することを特徴とする請求項7記載のプラズマディスプレイパネルの駆動方法。

【請求項14】 プラズマディスプレイパネルの駆動装置において、各表示セルをリセットする手段と、各表示セルの点灯あるいは非点灯を決定する書き込み放電手段と、書き込み放電手段での選択放電に基づいて繰り返し発光放電を行う維持放電手段を有し、ライン毎に書き込み放電を行う表示データを検出する手段と、検出した表示データの表示負荷量を計数、記憶する手段と、検出した表示データの表示負荷量に応じて、前記維持放電時の維持パルスのスイッチング時に、維持放電手段のインピーダンスを、ライン毎にダイナミックに可変制御する手段とを備えたことを特徴とするプラズマディスプレイパネルの駆動装置。

【請求項15】 前記維持放電手段が、高インピーダンス回路と低インピーダンス回路で構成されたことを特徴とする請求項14記載のプラズマディスプレイパネルの駆動装置。

【請求項16】 前記高インピーダンス回路は、維持パル

スの立ち上げ（立ち下げ）を行う回路から成り、前記低インピーダンス回路は、維持電圧にクランプする回路と、維持電圧に保持する回路から成り、前記維持パルスの立ち上げ（立ち下げ）を行う回路は、無効電力回収手段をも含む形で構成されたことを特徴とする請求項14記載のプラズマディスプレイパネルの駆動装置。

【請求項17】マトリクス状に並んだ複数の表示セルにおいて、書き込み放電後の維持放電パルスにより発光を維持するプラズマディスプレイパネルの駆動方法において、前記維持放電パルスが、少なくとも複数のタイミングパターンを有することを特徴とするプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネルの駆動方法および駆動装置に関し、特に高解像度、大表示容量のプラズマディスプレイパネルを用いて、高コントラストの情報表示端末や平面型テレビ等を実現するプラズマディスプレイパネルの駆動方法および駆動装置に関する。

【0002】

【従来の技術】一般に、プラズマディスプレイパネル（以下、PDPと略す）は薄型構造でちらつきがなく表示コントラスト比が大きく、また比較的に大画面にすることが可能であり、応答速度が速く、自発光型で蛍光体の利用により多色発光も可能であることなど、多くの特徴を有している。このため、近年コンピュータ関連の表示装置の分野、およびカラー画像表示の分野等において、広く利用されつつある。

【0003】このPDPには、その動作方式により、電極が誘電体で被覆されて間接的に交流放電の状態で作動させる交流放電型のものと、電極が放電空間に露出して直流放電の状態で作動させる直流放電型のものがある。更に交流放電型には、駆動方式として放電セルのメモリ機能を利用するメモリ動作型と、それを利用しないリフレッシュ動作型とがある。なお、PDPの輝度は放電回数、即ちパルス電圧の繰り返し数に比例する。上記のリフレッシュ動作型は、表示容量が大きくなると輝度が低下するため、主として小表示容量のPDPに対して使用されている。

【0004】図19は、交流放電メモリ動作型PDPの一つの表示セルの構成を示す断面図である。この表示セルは、ガラスより成る背面および前面の二つの絶縁基板1および2と、絶縁基板2上に形成される透明な走査電極3および透明な維持電極4に重なるように配置されるトレース電極5、6と、絶縁基板1上に、走査電極3および維持電極4と直交して形成されるデータ電極7と、絶縁基板1および2の空間に、He、NeおよびXe等またはそれらの混合ガスから成る放電ガスが充填される放電ガス空間8と、この放電ガス空間8を確保するとともに表示セルを

区切るための隔壁9と、上記放電ガスの放電により発生する紫外線を可視光10に変換する蛍光体11と、走査電極3および維持電極4を覆う誘電体膜12と、この誘電体膜12を放電から保護する酸化マグネシウム等から成る保護層13と、データ電極を覆う誘電体膜14とを備えている。

【0005】次に、図19を参照して、選択された表示セルの放電動作について説明する。走査電極3とデータ電極7との間に放電しきい値を越えるパルス電圧を印加して放電を開始させると、このパルス電圧の極性に対応して、正負の電荷が両側の誘電体膜12および14の表面に吸引されて電荷の堆積を生じる。この電荷の堆積に起因する等価的な内部電圧、即ち、壁電圧は、上記パルス電圧と逆極性となるために、放電の成長とともにセル内部の実効電圧が低下し、上記パルス電圧が一定値を保持していても、放電を維持することができず、遂には放電を停止する。この後に、隣接する走査電極3と維持電極4との間に、壁電圧と同極性のパルス電圧である維持パルスを印加すると、壁電圧の分が実効電圧として重畳されるため、維持パルスの電圧振幅が低くても、放電しきい値を越えて放電することができる。従って、維持パルスを走査電極3と維持電極4との間に印加し続けることによって、放電を維持することが可能となる。この機能が上述のメモリ機能である。また、走査電極3または維持電極4に、壁電圧を中和するような、幅の広い低電圧パルス、または、幅の狭い維持パルス電圧程度のパルスである消去パルスを印加することにより、上記の維持放電を停止させることができる。

【0006】次に従来のPDPの駆動装置の構成を説明する。図20は、従来のPDPの駆動装置の一例を示すブロック図である。PDPは、その一方の面に、互いに平行な維持電極群42及び走査電極群53が設けられ、対向面にこれら電極と直角な方向にデータ電極群32が設けられている。この交点の位置に表示セル22が形成される。維持電極Xiは各走査電極Y1、Y2、Y3、…、Yn（nは任意の正の整数）に対応して、これに接近して設けられ、一端が互いに共通に接続されている。

【0007】次に表示セル22を駆動するための複数種のドライバ回路や、これらドライバ回路を制御するための制御回路の構成を説明する。表示セル22のアドレス放電を目的として1ライン分のデータ電極群32のデータ駆動を行うデータドライバ31と、上記表示セル22の維持放電を目的として維持電極群42に対し共通の維持放電を行う維持側ドライバ回路40と、走査電極群53に対して共通の維持放電を行う走査側ドライバ回路50とが設けられている。維持側ドライバ回路40、走査側ドライバ回路50は、図21のように、低インピーダンス回路、高インピーダンス回路で構成されている。さらに、アドレス期間において選択書き込み放電を行う目的として、走査電極Y1～Ynの走査電極群53に対して順次走査を行う走査ドライバ55が設けられている。走査ドライバ55は、走査側ド

ライバ回路50によって自身の供給電源に維持パルスを印加して維持放電を行う。制御回路61はデータドライバ31、維持側ドライバ回路40、走査側ドライバ回路50、走査ドライバ55、及びPDP21の動作全てを制御する。制御回路61の主要部は、表示データ制御部62、駆動タイミング制御部63から構成される。表示データ制御部62は、外部から入力される表示データを、PDP21を駆動するためのデータに並び替える機能と、並び替えた表示データ列を一旦格納しておき、アドレス放電時に走査ドライバ55の順次走査に合わせてデータドライバ31に表示データDATAとして転送する。駆動タイミング制御部63は、外部から入力されるドットクロック等の各種信号を、PDP21を駆動するための内部制御信号に変換し、各ドライバ、ドライバ回路を制御する。

【0008】次に駆動シーケンスについて説明する。図22は従来のPDPの駆動装置における複数のサブフィールドを形成した状態を示す図である。例えば16.7msの期間を有する1つのフィールドを分割して形成されるサブフィールド(SFと略す)の数は8に設定している。これらサブフィールドを適当に組み合わせて駆動シーケンスを規定することより256階調を表示できるようにしている。各々のサブフィールドは、このサブフィールドの重みに応じた表示データの書き込みを行う走査期間と、書き込み指定がなされた表示データを表示する維持放電期間とに分かれており、各サブフィールドを重ね合わせて1フィールドの画像を表示している。

【0009】図23は、ある重みのサブフィールドの詳細を示す図である。維持電極Xに印加する共通の維持電極駆動波形 W_x と、走査電極 $Y_1 \sim Y_n$ に印加する走査電極駆動波形 $W_{y_1} \sim W_{y_n}$ とデータ電極 $D_1 \sim D_k$ に印加するデータ電極駆動波形 $W_{di} (1 \leq i \leq k)$ とを示す。サブフィールドの一周期は、走査期間、維持放電期間とで形成され、走査期間は予備放電期間、書き込み放電期間とで形成され、これを繰り返して所望の映像表示を得る。尚、予備放電期間は、必要に応じて使用するものであり、省略してもよい。

【0010】予備放電期間は、書き込み放電期間において安定した書き込み放電を得るために、放電ガス空間内に活性粒子および壁電荷を生成するための期間であり、PDPの全表示セルを同時に放電させる予備放電パルスと、予備放電パルスの印加によって生成された壁電荷のうち、書き込み放電および維持放電を阻害する電荷を消滅させるための予備放電消去パルスから成る。

【0011】維持放電期間は、書き込み放電期間において書き込み放電を行った表示セルを、所望の輝度を得るために維持放電し、発光させる期間である。

【0012】予備放電期間においては、先ず維持電極Xに対して予備放電パルス P_p を印加し、全ての表示セルにおいて放電を起こす。その後、走査電極 $Y_1 \sim Y_n$ に予備放電消去パルス P_{pe} を印加して消去放電を発生さ

せ、予備放電パルスにより堆積した壁電荷を消去する。

【0013】続いて書き込み放電期間では、走査電極 $Y_1 \sim Y_n$ に走査パルス P_w を線順次に印加し、更に映像表示データに対応してデータ電極 $D_i (1 \leq i \leq k)$ にデータパルス P_d を選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。

【0014】続いて維持放電期間において、書き込み放電を起こした表示セルのみが、維持パルス P_c および P_s によって継続的に維持放電を起こす。最後の維持放電が最終維持パルス P_{ce} によって行われた後、維持放電消去パルス P_{se} によって、形成された壁電荷を消去し、維持放電を停止させて1面の発光動作が完了する。

【0015】

【発明が解決しようとする課題】本発明の第1の目的は、表示負荷量の大小に関わらず、良好な画質が得られるプラズマディスプレイパネルを提供することである。

【0016】まず、従来のプラズマディスプレイパネルの駆動方法では、電荷回収開始から維持電位、GND電位にクランプする迄の時間を一定の時間に固定するようにしていたので、電荷回収開始から維持電位、グラウンド電位へクランプする迄の時間を短く設定した場合には気体放電強度が強すぎるため、特に、表示負荷量が少ない時に輝度飽和が発生して良好な表示画像が得られないという欠点があり、又、電荷回収開始から維持電位、グラウンド電位へクランプする迄の時間を長く設定した場合には気体放電強度が弱すぎるため、表示負荷量が多い場合、必要とする輝度が得られないという欠点があった。

【0017】また、従来のPDPの駆動方法では、維持電極群の維持電極Xと、走査電極群の各走査電極 $Y_1 \sim Y_n$ により構成される電極対によって、1ラインで複数の表示セルを駆動していた。この場合、各ラインの表示データに対応した表示用電流は表示セル中の表示データ量(負荷量)にほぼ比例する。各々の電極には抵抗成分が分布しており、電極が長くなるほど電極の抵抗値も大きくなる。従って、この電極の抵抗成分により、表示用電流を供給する際に電圧降下が生じる。この電圧降下量は、表示データ量に依存することになる。さらに、電極間には元々浮遊容量が存在するので、この浮遊容量により電荷が不必要に蓄積されていくために、同様に電圧降下が生じる。

【0018】さらに、従来の維持側ドライバ回路40、走査側ドライバ回路50は、図21のように、低インピーダンス回路+高インピーダンス回路、または低インピーダンス回路単独にて構成され、全出力、各制御信号とともに共通であり、図23の維持パルスの立ち下がり部分であるA部を拡大した図24のように低インピーダンス回路用制御信号のONになる時点は、固定されている。この場合、放電電流は、常に低インピーダンス回路から供給されるため、上記同様、表示データ量に依存して、電圧降下を生じる。

【0019】このため、表示データ量が少ないと電圧降下も小さいが、表示データ量が多くなってくると、電圧降下も大きくなり、ライン間での表示輝度に差異が生じる。すなわち、図8の表示負荷量に対する輝度グラフの実線のように、表示データ量が少ない場合は、輝度が必要以上に上昇し、表示データ量が多い場合は、輝度が低下してくる。従って、本来、なだらかでなければ成らない階調表示に乱れを生じ、不連続な輝度特性になってしまうという問題が発生する。

【0020】本発明は上記問題点を鑑みてなされたものであり、プラズマディスプレイの駆動方法、駆動装置において、表示データ量が少ない場合には、輝度の上昇を抑えられ、表示データ量が多い場合には、輝度の低下を防止することにより、表示負荷量の大小に関わらず、表示データの階調を忠実に表示することができる、表示品位の優れたプラズマディスプレイの駆動方法、および駆動装置を提供することを目的とする。

【0021】

【課題を解決するための手段】本発明は上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。

【0022】即ち、マトリクス状に並んだ複数の表示セルにおいて、書き込み放電後の維持放電パルスにより発光を維持するプラズマディスプレイパネルの駆動方法において、維持放電パルスが、少なくとも複数のタイミングパターンを有することを特徴とする。複数のタイミングパターンを用いることにより、表示負荷を調節することが可能となり、表示データの階調を忠実に表示することが可能となる。

【0023】そして、 n 個の維持パルスを用いて所定の階調でサブフィールドを発光させるプラズマディスプレイパネルの駆動装置であって、維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグランド電位への固定する迄の時間とを可変する可変手段を設ける。又、その可変手段は、維持パルスをグランド電位に固定する第1のスイッチング手段と、維持パルスを維持電位に固定する第2のスイッチング手段と、プラズマディスプレイパネルの表示セルの電荷を回収コンデンサへ導く第3のスイッチング手段と、回収コンデンサの電荷を表示セルへ導く第4のスイッチング手段と、第1乃至第4のスイッチング手段のスイッチングのタイミングを制御する制御回路とで構成する。

【0024】又、表示セルの表示負荷量を演算する演算手段を設け、この演算手段の演算結果に基づき前記可変手段を制御する。維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグランド電位への固定する迄の時間とは、先頭の維持パルスから n 番目の維持パルスの順に長くすることが好ましく、または表示負荷量に応じて可変せしめる。

【0025】プラズマディスプレイパネルの駆動装置に

おいて、各表示セルをリセットする手段と、各表示セルの点灯あるいは非点灯を決定する書き込み放電手段と、書き込み放電手段での選択放電に基づいて繰り返し発光放電を行う維持放電手段を有し、ライン毎に書き込み放電を行う表示データを検出する手段と、検出した表示データの表示負荷量を計数、記憶する手段と、検出した表示データの表示負荷量に応じて、前記維持放電時の維持パルスのスイッチング時に、維持放電手段のインピーダンスを、ライン毎にダイナミックに可変制御する手段とを備える。

【0026】好ましくは、各表示セルをリセットする手段と、各表示セルの点灯あるいは非点灯を決定する書き込み放電手段と、書き込み放電手段での選択放電に基づいて繰り返し発光放電を行う維持放電手段を有し、ライン毎に書き込み放電を行う表示データを検出する手段と、検出した表示データの表示負荷量を計数、記憶する手段と、検出した表示データの表示負荷量に応じて、前記維持放電時の維持パルスのスイッチング時に、維持放電手段のインピーダンスの変化点を、ライン毎にダイナミックに可変制御する手段とを備える。

【0027】維持放電手段は、高インピーダンス回路と低インピーダンス回路で構成される。高インピーダンス回路は、維持パルスの立ち上げ（立ち下げ）を行う回路から成り、低インピーダンス回路は、維持電圧にクランプする回路と、維持電圧に保持する回路から成り、維持パルスの立ち上げ（立ち下げ）を行う回路は、無効電力回収手段を含む形で構成される。

【0028】ライン毎をサブフィールド毎またはフィールド毎に行ってもよい。

【0029】

【発明の実施の形態】本発明の第1の実施の形態に係るプラズマディスプレイの駆動方法は、維持パルスの電荷回収の開始から回収不足分を維持電位へ固定するタイミングとGND電位へ固定するタイミングを各サブフィールドの維持期間内で可変するように構成している。

【0030】図1に、本発明による維持パルス制御タイミング図を示す。従来の駆動方法では、電荷回収開始から維持電位、GND電位へクランプする迄の時間を一定にしていたが、本発明では、前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間 T とグランド電位へ固定する迄の時間 T とを可変する。即ち電荷回収終了から維持電位、GND電位にクランプする迄の時間を維持期間内で複数の時間（ $t_{a1} \neq t_{a2} \neq t_{a3}$ 、 $t_{b1} \neq t_{b2} \neq t_{b3}$ ）に設定するように構成している。

【0031】このように構成することで、PDPの発光負荷量が小さく且つ集中して発光する時、駆動パワーが小さい表示エリアに集中して発生する輝度飽和を防止し、更に、発光負荷量が大きい場合、維持電位又はGND電位へクランプするタイミングを可変することで、発

光輝度不足にならないように発光を制御する。

【0032】従って、表示負荷量に依存せず、常に、輝度飽和のない良好な表示が得られるものである。

【0033】本発明の第2の実施の形態のプラズマディスプレイパネルの駆動装置においては、図10に示すPDP内の第1の電極群42を構成する維持電極X1、X2、X3、…、Xnと走査電極群53を構成する走査電極Y1、Y2、Y3、…、Ynが表示ライン毎に対を成し、かつ表示ライン毎に独立に駆動するようにしている。そして、走査期間の書き込み放電期間に、書き込み放電を行う表示データを検出する手段に入力され、1ライン毎に書き込み放電を行う表示データ量を検出し、その検出量を一旦記憶しておくようにしている。さらに、維持放電期間の維持パルスのスイッチング時に、一旦記憶していた1ライン毎に書き込み放電を行う表示データ量の検出量DACが遅延時間制御回路に入力されて、その出力が、図7のように各電極ごとに低インピーダンス回路47と高インピーダンス回路48で構成されている維持放電を行うための維持側ドライバ回路、走査側ドライバ回路に入力される。このとき、表示データ量（表示負荷量）が大きい場合には、図9の点線のように、遅延時間を短くして、低インピーダンス回路から、より維持放電電流を供給して電圧降下を抑え、表示データ量（表示負荷量）が小さい場合には、図9の太点線のように、遅延時間を長くして、高インピーダンス回路から、より維持放電電流を供給することにより、表示データ量（表示負荷量）がライン毎に異なっても、維持放電電流がライン毎に、一定になるように制御する。これより、書き込み放電を行う表示データ量（表示負荷量）が変化しても、図8の点線のように、輝度を補正して、ライン間輝度の変動を少なくできる。

【0034】

【実施例】 以下に、本発明に係わるプラズマディスプレイパネルの駆動装置と駆動方法の具体例を図面を参照しながら詳細に説明する。

（第1の実施の形態）

（実施例1） 図3は、本発明に係わるプラズマディスプレイパネルの駆動装置と駆動方法の具体例を示す回路図、図2は動作を説明する図であって、これらの図には、n個の維持パルスを用いて所定の階調でサブフィールドを発光させるプラズマディスプレイパネルの駆動方法であって、前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間 $t_1 \sim t_3$ 、 $t_5 \sim t_6$ 、 $t_9 \sim t_{10}$ とグラウンド電位への固定する迄の時間 $t_3 \sim t_4$ 、 $t_7 \sim t_8$ 、 $t_{11} \sim t_{12}$ とを可変することとを特徴とするプラズマディスプレイパネルの駆動方法が示され、ている。

【0035】又、前記維持パルスの電荷回収の開始時点から維持電位へ固定する迄の時間とグラウンド電位への固定する迄の時間とを、先頭の維持パルスからn番目の維

持パルスの順に長くしたプラズマディスプレイパネルの駆動方法が示されている。

【0036】以下に、本発明を更に詳細に説明する。

【0037】図2は、本具体例の維持パルスの制御タイミング図である。維持期間内で電荷回収開始から維持電位、GND電位にクランプするまでの時間が維持パルス数の増加に伴って大きくなる例を示している。

【0038】図中の駆動タイミング周期を示す模式図において、まず、PDPの全表示セルを同時に発光させ、書き込みに必要なブライミング粒子を形成する予備放電期間があり、次いで斜線で示されるアドレス期間が存在する。この期間はPDPの先頭の走査ラインから順に書き込みパルスを印加し、書き込みが行われる。書き込みが終了した後に、書き込みしたセルを同時に維持放電させる維持期間が存在する。この維持期間内において、先頭から最終のn番目の順に維持パルスは電荷回収開始から維持電位、GND電位にクランプする迄の時間を徐々に大きく設定し、維持放電する。このように一連の駆動シーケンスを繰り返して行うことにより、所望の表示画像が得られる。

【0039】図3に第1の具体例を実現するための駆動回路の模式図を示す。同図における構成は、電圧クランプ部1と電荷回収部2とスイッチ素子を制御する制御部3に大別される。電圧クランプ部1は出力ラインを維持電圧（ $V_S < 0$ ）に固定するスイッチ素子S2とGND電位に固定するスイッチ素子S1と逆流防止のダイオードD1、D2とから少なくとも構成される。また、電荷回収部2は電荷回収の充放電電流を流すスイッチ素子S3、S4と電流の逆流を防止する逆流防止ダイオードD3、D4と電荷を貯める回収コンデンサCと共振用の回収コイルLとから少なくとも構成される。

【0040】次に、図3に示す駆動回路の模式図と図2のタイミング図を用いて本具体例の動作を説明する。先ず、時刻 t_1 のタイミングで制御回路3から出力されるコントロール信号3によってスイッチ素子S3をオンさせ t_2 に至るまでの期間、回収コイルL、スイッチ素子S3、ダイオードD3を通して回収コンデンサCに充電電流を供給する。

【0041】PDPの気体放電は電圧印加から数百ナノ秒の遅れ時間を必要とするため、回収動作が終了する時刻 t_2 の時点では放電しない。次に、制御回路3から出力されるコントロール信号2によってスイッチ素子S2をオンさせ、時刻 t_3 のタイミングの直前までに至るまでの期間ダイオードD2を通して出力ラインを維持電圧レベルにクランプする。クランプが完了した後に前述の数百ナノ秒が経過し、PDP気体放電が発生する。このときの放電は維持電圧が十分に印加された後に発生したものであるため、強度が強い放電であり、発光輝度も高めである。

【0042】次に、時刻 t_3 のタイミングで制御回路3

から出力されるコントロール信号4によってスイッチ素子S4をオンさせ、回収コンデンサC、ダイオードD4、スイッチング素子S4、回収コイルLを通してPDP表示セルに放電電流を供給する。その後、時刻 t_4 で制御回路3から出力されるコントロール信号1によってスイッチ素子S1をオンさせ、ダイオードD1を通して出力ラインをGNDレベルにクランプする。この時、図3のA点の維持パルスが維持電圧にクランプされているため、気体放電が発生する。この放電も前述のように強放電である。

【0043】以上の動作を繰り返すことにより維持パルスの生成を行うが、本具体例の場合、先頭から最終の n 番目の順に維持パルスは、電荷回収開始から維持電位、GND電位へクランプする迄の時間が徐々に大きくなるように設定しているため、気体放電発生時の実効印加電圧が徐々に低くなり、放電の強度自体も徐々に弱くすることが可能となる。

【0044】なお、本発明は発光負荷量に応じて維持期間内の維持パルス数を制御する駆動方式（負荷最大一維持パルス数少、負荷最小一維持パルス数多）に特に有効である。

（実施例2）本発明の第2の具体例として、維持パルス制御タイミング図を図4、5に、駆動回路の模式図を図6に示す。

【0045】この具体例は、発光負荷量に応じて維持期間内の維持パルス数を制御する駆動方式にて駆動する場合に特に有効な方式で、前述の輝度飽和、輝度不足をさらに改善したものであり、映像信号から表示負荷量を検出し、検出結果をスイッチ素子のコントロールを制御する制御回路に入力して、検出結果に応じて維持パルスの電荷回収開始から維持電位、GND電位へクランプする迄の時間を可変するものである。

【0046】第1の具体例と重複する内容、また、容易に類推できる内容については説明を省略する。

【0047】図4は第2の具体例における表示負荷量が少ない場合、すなわち維持パルス数が多い場合のタイミング図であり、この場合、電荷回収開始から維持電位、GND電位へクランプする迄の時間が長く設定している。これにより、気体放電強度を弱めて駆動することが可能となり輝度飽和を抑制することができる。また、表示負荷量が多い場合、即ち、維持パルス数が少ない場合は、図5のタイミング図に示すように、電荷回収開始から維持電位、GND電位へクランプする迄の時間を短く設定する。これにより、気体放電強度を強くして駆動することが可能となって十分な発光輝度を得ることができる。図4、5に示したタイミングは両極端の場合を例に示したが、このようなタイミング設定を複数設定して駆動することで、輝度飽和、輝度不足に対する改善度は高まることは言うまでもない。

【0048】なお、表示負荷量に応じた各スイッチ素子

のコントロールは、図6の演算回路4と制御回路3Aとで行う。演算回路4は入力される映像信号から負荷量を検出して、負荷量に応じた制御信号を制御回路3Aに出力する。制御回路3Aはその出力信号に応じたタイミングで各スイッチ素子S1～S4のコントロール信号を出力する。

（第2の実施の形態）

（実施例1）以下、図面を参照し、本発明の実施の形態について説明する。図10は、本発明の第1の実施例の構成を示すブロック図である。PDP21において、維持電極群42を構成する維持電極X1、X2、X3、…、X n 及び走査電極群53を構成する走査電極Y1、Y2、Y3、…、Y n が表示ライン毎に対になって平行に配置される。さらに、データ電極群32を構成するデータ電極D1、D2、D3、…、D k が維持電極X1、X2、X3、…、X n と走査電極Y1、Y2、Y3、…、Y n との電極対と対向する位置にあって、かつ直交する状態に配置される。このような電極対とデータ電極との交点にマトリクス状の複数の表示セル22が形成される。

【0049】さらに、PDP21を駆動するための維持側ドライバ回路41、走査側ドライバ回路51、走査ドライバ55、データドライバ31の構成、およびこれらの回路を制御するための制御回路部61の構成を説明する。

【0050】複数の表示セル22のアドレス放電を目的として1ライン分のデータ電極群32のデータ駆動を行うデータドライバ31が設けられている。さらに、表示セル22の維持放電を目的として維持電極群42の維持電極X1～X n に対し各電極独立に維持駆動を行う維持側ドライバ回路41が設けられている。さらに、選択書き込み放電を行う走査期間では、走査電極群53の各走査電極Y1～Y n に対して上記データドライバ31にセットされた1ライン分の表示データに関して順次走査を行い、維持放電期間になると各電極独立に維持駆動を行う走査側ドライバ回路51が設けられている。維持側ドライバ回路41、走査側ドライバ回路51は、図11のように各電極独立に動作するクランプ回路45と各電極共通に動作する電荷回収回路44で構成されている。図11の具体例を図12（A）及び（B）に示す。

【0051】クランプ回路においては、維持電圧VSに直列に接続されたダイオードとスイッチと、グランドに直列に接続されたダイオードとスイッチが接続されており、スイッチにより電圧の切り替えが行われる。一方、電荷回収回路は、パネルをコンデンサとして用いる場合（A）と、他のコンデンサを用いて、電荷の回収を行う場合（B）とがある。

【0052】さらに、上記データドライバ31、維持側ドライバ回路41、走査側ドライバ回路51、走査ドライバ55等を含むプラズマディスプレイパネルの駆動装置の動作をすべて制御する制御回路部61が設けられている。この制御回路部61の主要部は、従来の場合と同じように表示

データ制御部62、駆動タイミング制御部63から構成されている。表示データ制御部62は、外部から入力される表示データをPDP21を駆動するためのデータに並び替える機能と、並び替えた表示データ列を一旦格納しておき、アドレス放電時に走査ドライバ55の順次走査に合わせてデータドライバ31に表示データDATAとして転送する。駆動タイミング制御部63は、外部から入力されるドットクロック、ブランキング信号等の各種信号(図示略)を、PDP21を駆動するための内部制御信号に変換し、データクロックCLKをデータドライバ31に、スキヤンデータSDATA、スキヤンクロックSCLKを走査ドライバにそれぞれ出力し、維持側ドライバ回路41に、維持側クランプスイッチ用制御信号1～n、維持側電力回収スイッチ用制御信号を、走査側ドライバ回路51に、走査側クランプスイッチ用制御信号1～n、走査側電力回収スイッチ用制御信号を出力して制御している。

【0053】さらに、表示データ制御部62から出力された表示データDATAは、本発明の特徴である表示データ量検出回路81にも入力される。表示データ量検出回路81は、走査期間の書き込み放電期間において、1ライン毎に書き込み放電を行う表示データ量を検出し、その検出量DACを出力する。検出量DACは、遅延時間制御回路91に入力され、その検出量が増加すると、図14のように、電荷回収スイッチ用制御信号がONしてからクランプスイッチ用制御信号nがONするまでの遅延時間を制御して、表示データ量(表示負荷量)が大きい場合には、点線のように遅延時間を短くして、低インピーダンスのクランプ回路から、より維持放電電流を供給して電圧降下を抑え、表示データ量(表示負荷量)が小さい場合には、太点線のように遅延時間を長くして、高インピーダンスの電荷回収回路から、より維持放電電流を供給することにより、表示データ量(表示負荷量)が変化しても維持放電電流がライン毎に、一定になるように制御する。これより、書き込み放電を行う表示データ量(表示負荷量)が変化しても、図8の点線のように、輝度を補正して、ライン間輝度の変動を少なくでき、表示データの階調を忠実に表示することができ、優れた表示品位が得られる。

【0054】次に駆動シーケンスについて説明する。従来と同じように、図22はPDPの駆動装置における複数のサブフィールドを形成した状態を示す図である。例えば16.7msの期間を有する1つのフィールドを分割して形成されるサブフィールド(SFと略す)の数は8に設定している。これらサブフィールドを適当に組み合わせ駆動シーケンスを規定することより256階調を表示できるようにしている。各々のサブフィールドは、このサブフィールドの重みに応じた表示データの書き込みを行う走査期間と、書き込み指定がなされた表示データを表示する維持放電期間とに分かれており、各サブフィールドを重ね合わせて1フィールドの画像を表示して

いる。

【0055】図13は、ある重みのサブフィールドの詳細を示す図である。維持電極X1～Xnに印加する共通の維持電極駆動波形Wx1～nと、走査電極Y1～Ynに印加する走査電極駆動波形Wy1～Wynとデータ電極D1～Dkに印加するデータ電極駆動波形Wdi(1≤i≤k)とを示す。サブフィールドの一周期は、走査期間、維持放電期間とで形成され、走査期間は予備放電期間、書き込み放電期間とで形成され、これを繰り返して所望の映像表示を得る。尚、予備放電期間は、必要に応じて使用するものであり、省略してもよい。

【0056】予備放電期間は、書き込み放電期間において安定した書き込み放電を得るために、放電ガス空間内に活性粒子および壁電荷を生成するための期間であり、PDPの全表示セルを同時に放電させる予備放電パルスPpと、予備放電パルスPpの印加によって生成された壁電荷のうち、書き込み放電および維持放電を阻害する電荷を消滅させるための予備放電消去パルスPpeから成る。

【0057】維持放電期間は、書き込み放電期間において書き込み放電を行った表示セルを、所望の輝度を得るために維持放電し、発光させる期間である。

【0058】予備放電期間においては、先ず維持電極X1～Xnに予備放電パルスPpを印加し、全ての表示セルにおいて放電を起こす。その後、走査電極Y1～Ynに予備放電消去パルスPpeを印加して消去放電を発生させ、予備放電パルスPpにより堆積した壁電荷を消去する。

【0059】続いて書き込み放電期間では、走査電極Y1～Ynに走査パルスPwを線順次に印加し、更に映像表示データに対応してデータ電極Di(1≤i≤k)にデータパルスPdを選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。このとき、表示データ量検出回路81により、各ラインの書き込み放電を行う表示データ量が検出され、維持放電期間まで一旦記憶される。

【0060】続いて維持放電期間において、書き込み放電を起こした表示セルのみが、維持パルスPcおよびPsによって継続的に維持放電を起こす。最後の維持放電が最終維持パルスPceによって行われた後、維持放電消去パルスPseによって、形成された壁電荷を消去し、維持放電を停止させて1面の発光動作が完了する。このとき、図14のように、維持パルスPc、Psは、電荷回収用スイッチ制御信号、クランプスイッチ用制御信号nにより生成され、前記の一旦記憶された検出された表示データ量DACは、遅延時間制御回路91に入力され、検出された表示データ量DACに応じて、ラインごとに、電力回収スイッチ用制御信号がONしてから、クランプスイッチ用制御信号nがONするまでの遅延時間を制御することにより、各ラインに一定の維持放電電流を流すことにより、書き込み放電を行う表示データ量(表示負荷量)が変化

しても、図8の点線のように、輝度を補正して、ライン間輝度の変動を少なくでき、表示データの階調を忠実に表示することができ、優れた表示品位が得られる。

【実施例2】図15は、本発明の第2の実施例の構成を示すブロック図である。PDP21において、維持電極群42を構成する維持電極X1、X2、X3、…、Xn及び走査電極群53を構成する走査電極Y1、Y2、Y3、…、Ynが表示ライン毎に対になって平行に配置される。さらに、データ電極群32を構成するデータ電極D1、D2、D3、…、Dkが維持電極X1、X2、X3、…、Xnと走査電極Y1、Y2、Y3、…、Ynとの電極対と対向する位置にあって、かつ直交する状態に配置される。このような電極対とデータ電極との交点にマトリクス状の複数の表示セル22が形成される。

【0061】さらに、PDP21を駆動するための維持側ドライバ回路43、走査側ドライバ回路54、走査ドライバ55、データドライバ31の構成、およびこれらのドライバ回路、ドライバを制御するための制御回路部61の構成を説明する。

【0062】従来の場合と同じように、複数の表示セル22のアドレス放電を目的として1ライン分のデータ電極群32のデータ駆動を行うデータドライバ31が設けられている。さらに、表示セル22の維持放電を目的として維持電極群42の維持電極X1～Xnに対し各電極独立に維持駆動を行う維持側ドライバ回路43が設けられている。さらに、選択書き込み放電を行う走査期間では、走査電極群53の各走査電極Y1～Ynに対して上記データドライバにセットされた1ライン分の表示データに関して順次走査を行い、維持放電期間になると各電極独立に維持駆動を行う走査側ドライバ回路54を設けられている。維持側ドライバ回路43、走査側ドライバ回路54は、図16のように各電極独立に動作するクランプ回路45と各電極に共通に動作するスロープ回路46で構成されている。

【0063】図16の具体例を図17に示す。クランプ回路は、図12と同一であり、スロープ回路は、維持電圧VSに直列に接続されたダイオードとスイッチ、抵抗と、グランドに直列に接続されたダイオードとスイッチ、抵抗とが接続されており、スイッチにより切り替えられる。

【0064】さらに、上記データドライバ31、維持側ドライバ回路43、走査側ドライバ回路54、走査ドライバ55等を含むプラズマディスプレイパネルの駆動装置の動作をすべて制御する制御回路部61が設けられている。この制御回路部61の主要部は、従来の場合と同じように表示データ制御部62、駆動タイミング制御部63から構成されている。表示データ制御部62は、外部から入力される表示データをPDP21を駆動するためのデータに並び替える機能と、並び替えた表示データ列を一旦格納しておき、アドレス放電時に走査ドライバ55の順次走査に合わせてデータドライバ31に表示データDATAとして転送

する。駆動タイミング制御部63は、外部から入力されるドットクロック、ブランキング信号等の各種信号（図省略）を、PDP21を駆動するための内部制御信号に変換し、データクロックCLKをデータドライバ31に、スキャンデータSDATA、スキャンクロックSCLKを走査ドライバにそれぞれ出力し、維持側ドライバ回路43に、維持側クランプスイッチ用制御信号1～n、維持側スロープ形成スイッチ用信号を、走査側ドライバ回路54に、走査側クランプスイッチ用制御信号1～n、走査側スロープ形成スイッチ用信号を出力して制御している。

【0065】さらに、表示データ制御部62から出力された表示データDATAは、本発明の特徴である表示データ量検出回路81にも入力される。表示データ量検出回路81は、走査期間の書き込み放電期間において、1ライン毎に書き込み放電を行う表示データ量を検出し、その検出量DACを出力する。検出量DACは、遅延時間制御回路91に入力され、その検出量の変化が変化すると、図14のように、スロープ形成スイッチ用制御信号がONしてからクランプスイッチ用制御信号がONするまでの遅延時間を制御して、表示データ量（表示負荷量）が大きい場合には、点線のように遅延時間を短くして、低インピーダンスのクランプ回路から、より維持放電電流を供給して電圧降下を抑え、表示データ量（表示負荷量）が小さい場合には、太点線のように遅延時間を長くして、高インピーダンスのスロープ形成回路から、より維持放電電流を供給することにより、表示データ量（表示負荷量）が変化しても維持放電電流がライン毎に、一定になるように制御する。これより、書き込み放電を行う表示データ量（表示負荷量）が変化しても、図8の点線のように、輝度を補正して、ライン間輝度の変動を少なくでき、表示データの階調を忠実に表示することができ、優れた表示品位が得られる。

【0066】次に駆動シーケンスについて説明する。従来と同じように、図22はPDPの駆動装置における複数のサブフィールドを形成した状態を示す図である。例えば16.7msの期間を有する1つのフィールドを分割して形成されるサブフィールド（SFと略す）の数は8に設定している。これらサブフィールドを適当に組み合わせることで駆動シーケンスを規定することより256階調を表示できるようにしている。各々のサブフィールドは、このサブフィールドの重みに応じた表示データの書き込みを行う走査期間と、書き込み指定がなされた表示データを表示する維持放電期間とに分かれており、各サブフィールドを重ね合わせて1フィールドの画像を表示している。

【0067】図13は、ある重みのサブフィールドの詳細を示す図である。維持電極X1～Xnに印加する共通の維持電極駆動波形Wx1～xnと、走査電極Y1～Ynに印加する走査電極駆動波形Wy1～Wynとデータ電極D1～Dkに印加するデータ電極駆動波形Wdi（1

$\leq i \leq k$)とを示す。サブフィールドの一周期は、走査期間、維持放電期間とで形成され、走査期間は予備放電期間、書き込み放電期間とで形成され、これを繰り返して所望の映像表示を得る。尚、予備放電期間は、必要に応じて使用するものであり、省略してもよい。

【0068】予備放電期間は、書き込み放電期間において安定した書き込み放電を得るために、放電ガス空間内に活性粒子および壁電荷を生成するための期間であり、PDPの全表示セルを同時に放電させる予備放電パルス P_p と、予備放電パルス P_p の印加によって生成された壁電荷のうち、書き込み放電および維持放電を阻害する電荷を消滅させるための予備放電消去パルス P_{pe} から成る。

【0069】維持放電期間は、書き込み放電期間において書き込み放電を行った表示セルを、所望の輝度を得るために維持放電し、発光させる期間である。

【0070】予備放電期間においては、まず維持電極 $X_1 \sim X_n$ に対して予備放電パルス P_p を印加し、全ての表示セルにおいて放電を起こす。その後、走査電極 $Y_1 \sim Y_n$ に予備放電消去パルス P_{pe} を印加して消去放電を発生させ、予備放電パルス P_p により堆積した壁電荷を消去する。

【0071】続いて書き込み放電期間では、走査電極 $Y_1 \sim Y_n$ に走査パルス P_w を線順次に印加し、更に映像表示データに対応してデータ電極 D_i ($1 \leq i \leq k$)にデータパルス P_d を選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。このとき、表示データ量検出回路81により、各ラインの書き込み放電を行う表示データ量が検出され、維持放電期間まで一旦記憶される。

【0072】続いて維持放電期間において、書き込み放電を起こした表示セルのみが、維持パルス P_c および P_s によって継続的に維持放電を起こす。最後の維持放電が最終維持パルス P_{ce} によって行われた後、維持放電消去パルス P_{se} によって、形成された壁電荷を消去し、維持放電を停止させて1面の発光動作が完了する。このとき、図8のように、維持パルス P_c 、 P_s は、スロープ形成スイッチ制御信号、クランプスイッチ用信号 n により生成され、前記の一旦記憶された検出されたデータ量 DAC は、遅延時間制御回路91に入力され、検出された表示データ量 DAC に応じて、ラインごとに、スロープ形成スイッチ制御信号がONしてから、クランプスイッチ用制御信号がONするまでの遅延時間を制御することで、各ラインに一定の維持放電電流を流すことにより、書き込み放電を行う表示データ量(表示負荷量)が変化しても、図8の点線のように、輝度を補正して、ライン間輝度の変動を少なくでき、表示データの階調を忠実に表示することができ、優れた表示品位が得られる。(実施例3)実施例1、2において、ライン毎に書き込み放電を行う表示データ量を検出して、維持放電期間に維持パルス用回路のインピーダンスの変化点を、検出した表示デ

ータ量に応じて、ライン毎にダイナミックに可変制御していたのを、サブフィールド毎に書き込み放電を行う表示データ量を検出して、維持放電期間に維持パルス用回路のインピーダンスの変化点を、検出した表示データ量に応じて、サブフィールド毎にダイナミックに可変制御しても、同様の効果がある。

【0073】また、実施例1、2において、ライン毎に書き込み放電を行う表示データ量を検出して、維持放電期間に維持パルス用回路のインピーダンスの変化点を、検出した表示データ量に応じて、ライン毎にダイナミックに可変制御していたのを、フィールド毎に書き込み放電を行う表示データ量を検出して、維持放電期間に維持パルス用回路のインピーダンスの変化点を、検出した表示データ量に応じて、フィールド毎にダイナミックに可変制御しても、同様の効果がある。

【0074】

【発明の効果】本発明に係わるプラズマディスプレイパネルの駆動装置と駆動方法によれば、表示負荷量が多い時、所定の輝度が得られ、表示負荷量が少ない時、輝度飽和が生じない。この為、表示負荷量の大小に関わらず良好な画質が得られる。

【0075】そして、ライン毎に書き込み放電を行う表示データ量に変化しても、輝度を補正して、ライン間輝度差を少なくでき、表示データの階調を忠実に表示することができ、表示品位の優れたプラズマディスプレイパネルの駆動方法および駆動装置を実現できる。

【図面の簡単な説明】

【図1】本発明に係わるプラズマディスプレイパネルの駆動装置と駆動方法の維持パルスの波形と各コントロール信号の制御タイミングを示す図

【図2】第1の実施の形態の動作を説明する維持パルスの波形と各コントロール信号の制御タイミングを示す図

【図3】第1の実施の形態の実施例1の要部の回路図

【図4】第1の実施の形態の実施例2の、表示負荷量が少ない場合の動作を説明する維持パルスの波形と各コントロール信号の制御タイミングを示す図

【図5】第1の実施の形態の実施例2の、表示負荷量が多い場合の動作を説明する維持パルスの波形と各コントロール信号の制御タイミングを示す図

【図6】第1の実施の形態の実施例2の要部の回路図

【図7】本発明の第2の実施の形態の原理を示すドライバ回路のブロック図

【図8】表示負荷量に対する輝度のグラフ

【図9】本発明の第2の実施の形態の原理を説明するための維持パルス波形形成図

【図10】本発明の第2の実施の形態の実施例1を示すブロック図

【図11】本発明の第2の実施の形態の実施例1の維持側、走査側ドライバ回路の内部ブロック図

【図12】図11の具体例を示す回路図

【図13】本発明の第2の実施の形態のサブフィールドの詳細図

【図14】本発明の第2の実施の形態の実施例1の場合の図13のA部拡大図

【図15】本発明の第2の実施の形態の実施例2を示すブロック図

【図16】本発明の第2の実施の形態の実施例2の維持側、走査側ドライバ回路の内部ブロック図

【図17】図16の具体例を示す回路図

【図18】本発明の第2の実施の形態の実施例2の場合の図13のA部拡大図

【図19】PDPの断面図

【図20】従来のPDPの駆動装置のブロック図

【図21】従来の維持側、走査側ドライバ回路の内部ブロック図

【図22】複数のサブフィールドを形成した状態を示す図

【図23】従来のサブフィールドの詳細図

【図24】従来の場合の図15のA部拡大図

【符号の説明】

101…電圧クランプ部

102…電荷回収部

103、103A…制御部（制御回路）

104…演算回路

S1～S4…スイッチ素子

D1～D4…ダイオード

C…回収コンデンサ

L…回収コイル

PDP…表示セル

t a 1～t a 3…維持クセランプ期間

t b 1～t b 3…GNDクランプ期間

1、2…絶縁基板

3…走査電極

4…維持電極

5、6…トレース電極

7…データ電極

8…放電ガス空間

9…隔壁

10…可視光

11…蛍光体

12、14…誘電体膜

13…保護層

21…PDP

22…表示セル

31…データドライバ

32…データ電極群

40…従来の維持側ドライバ回路

41…本発明による維持側ドライバ回路

42…維持電極群

43…本発明による維持側ドライバ回路

44…電荷回収回路

45…クランプ回路

46…スロープ形成回路

47…低インピーダンス回路

48…高インピーダンス回路

50…従来の走査側ドライバ回路

51…本発明による走査側ドライバ回路

53…走査電極群

54…本発明による走査側ドライバ回路

55…走査ドライバ

61…制御回路部

62…表示データ制御部

63…駆動タイミング制御部

81…表示データ量検出回路

91…遅延時間制御回路

DAC…検出量

Y1、Y2、Y3、…Yn…走査電極

X…従来の維持電極

X1、X2、X3、…Xn…本発明による維持電極

D1、D2、D3、…Dk…データ電極

Pp…予備放電パルス

Ppe…予備放電消去パルス

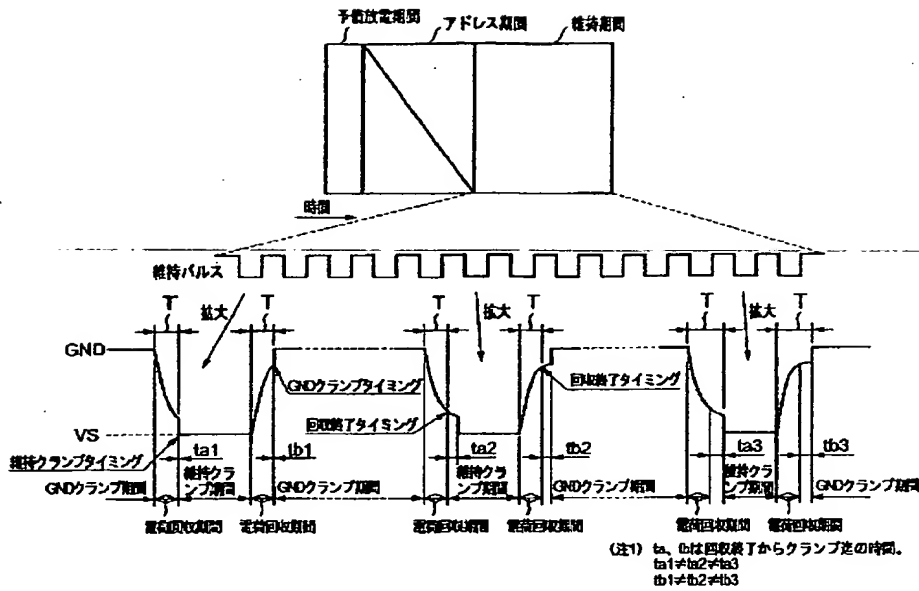
Pw…走査パルス

Pc、Ps…維持パルス

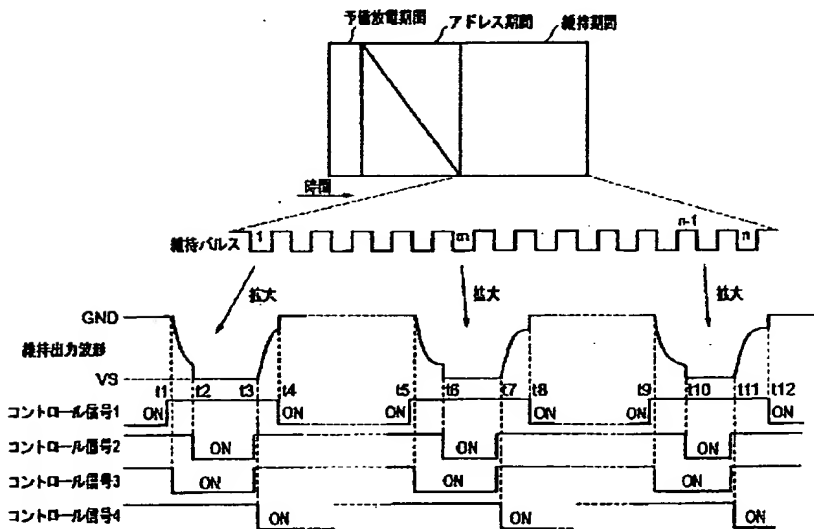
Pce…最終維持パルス

Pse…維持放電消去パルス

【図1】

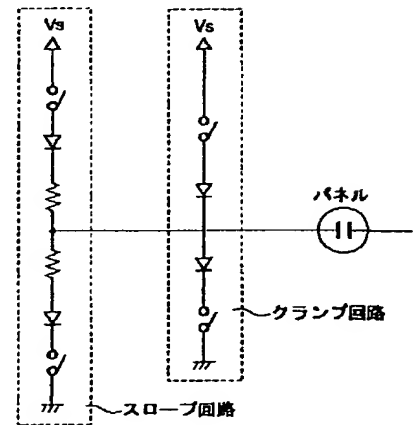


【図2】

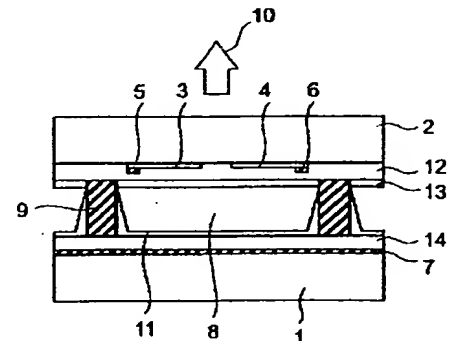


【図17】

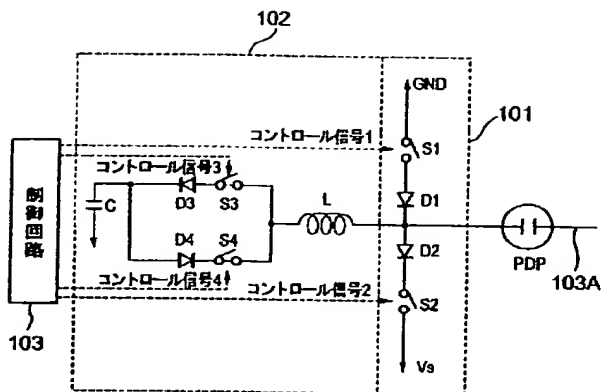
スロープ回路、クランプ回路



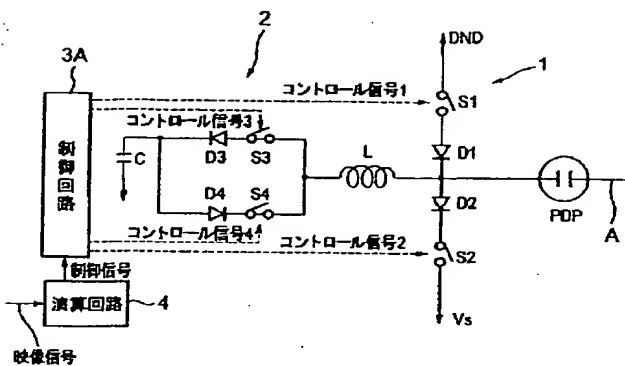
【図19】



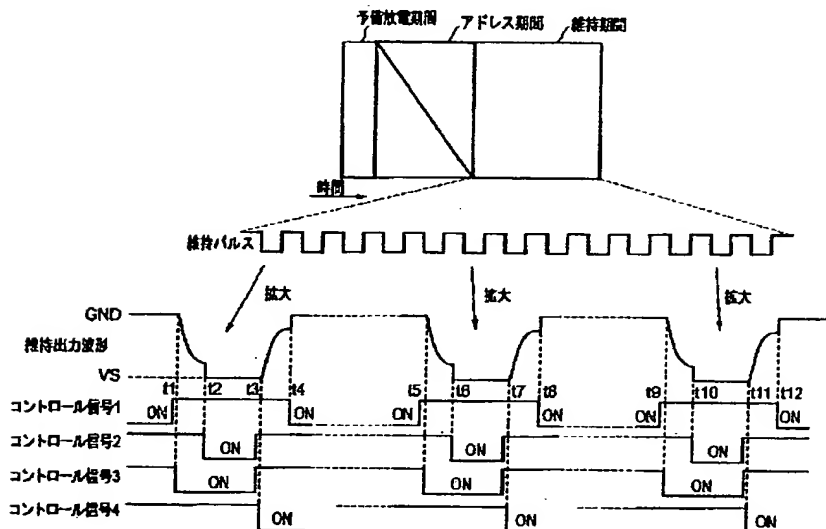
【図3】



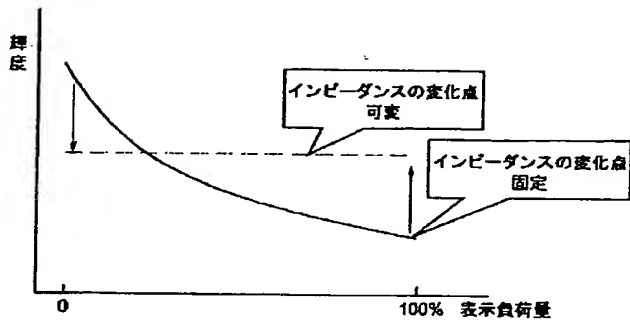
【図6】



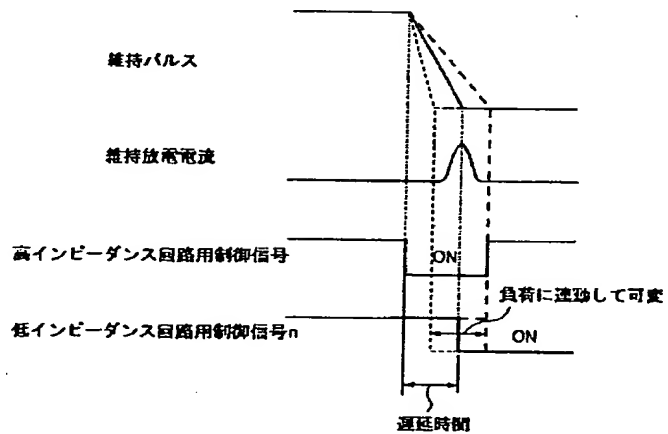
【図4】



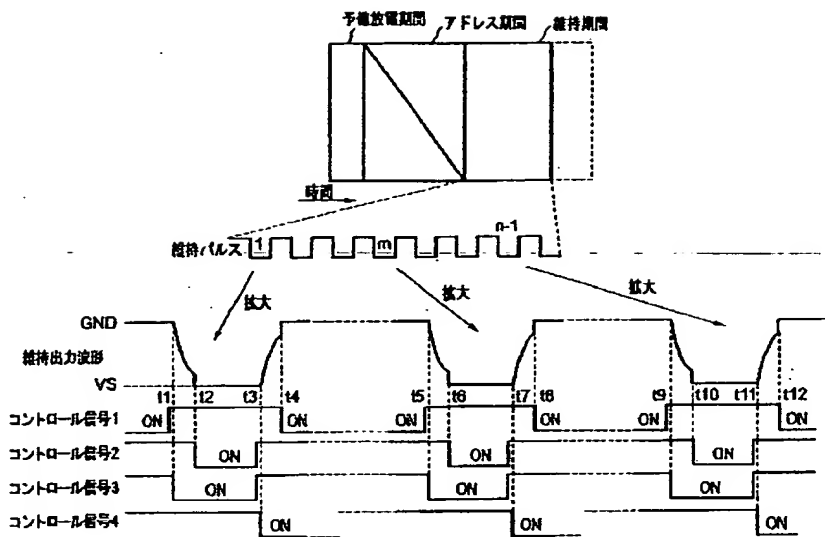
【図8】



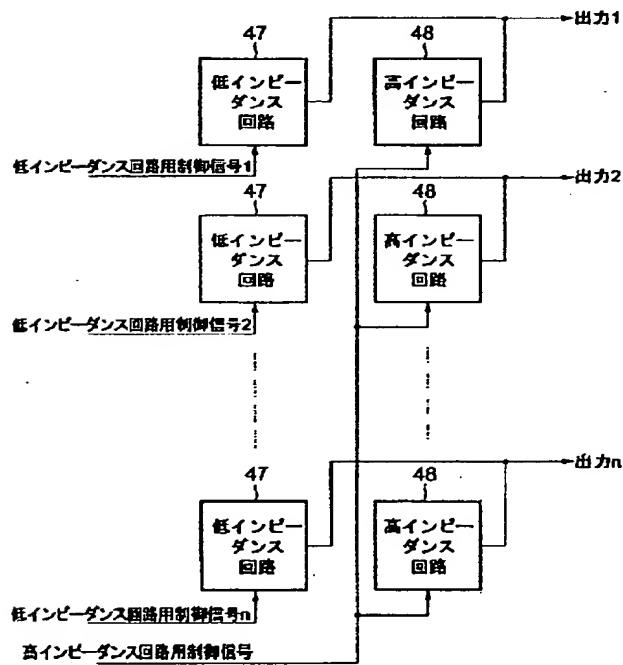
【図9】



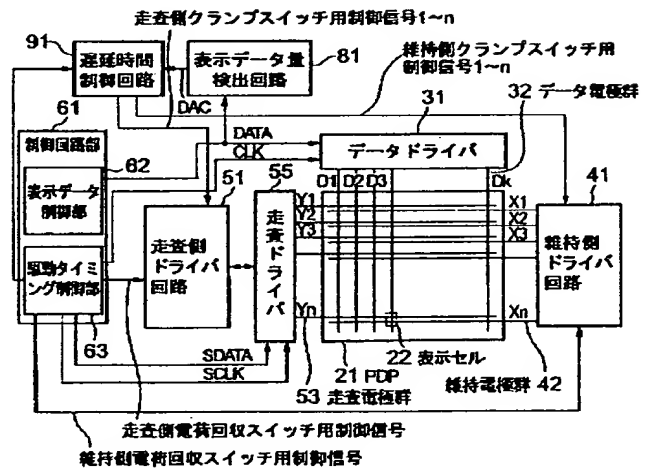
【図5】



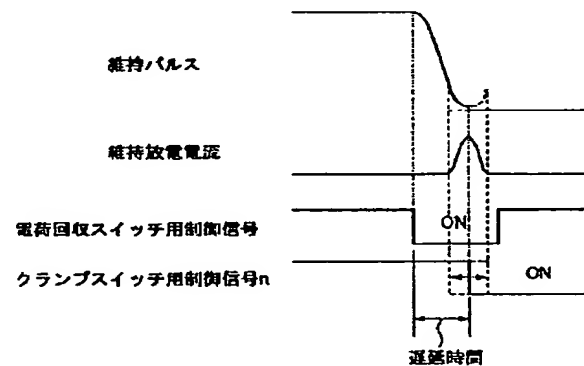
【図7】



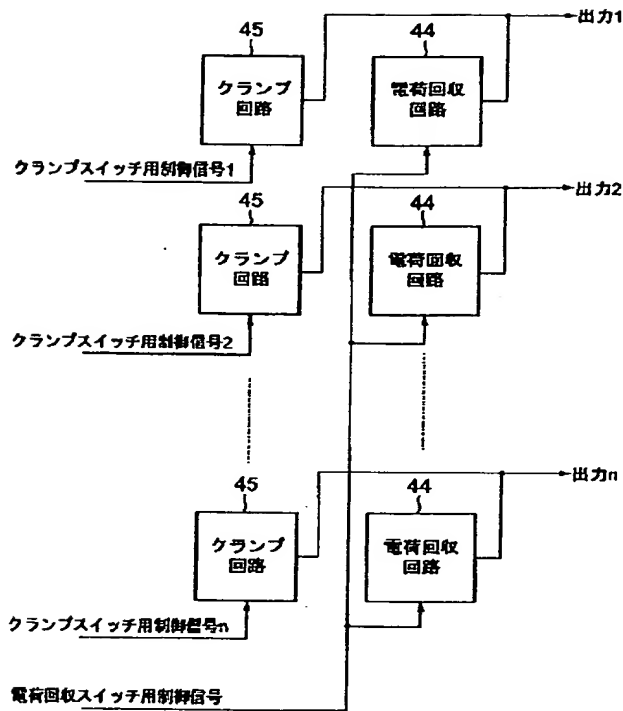
【図10】



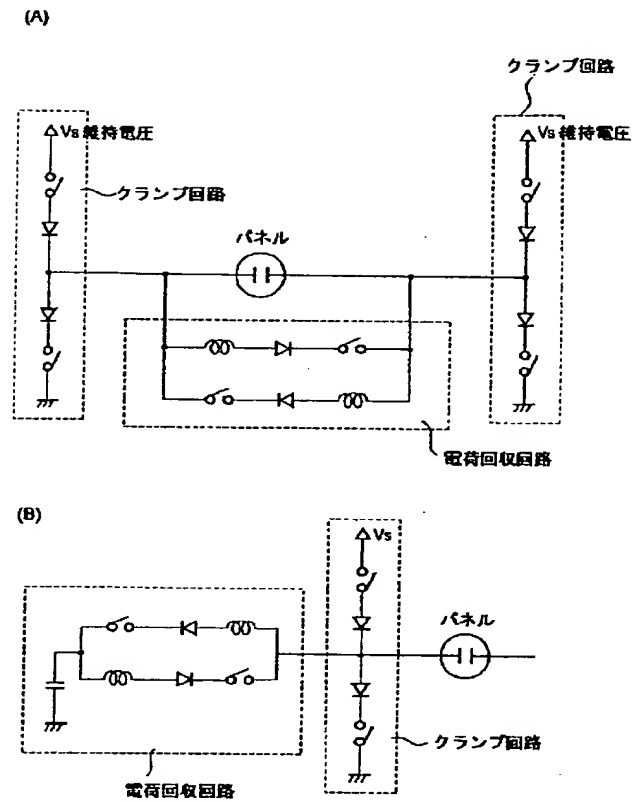
【図14】



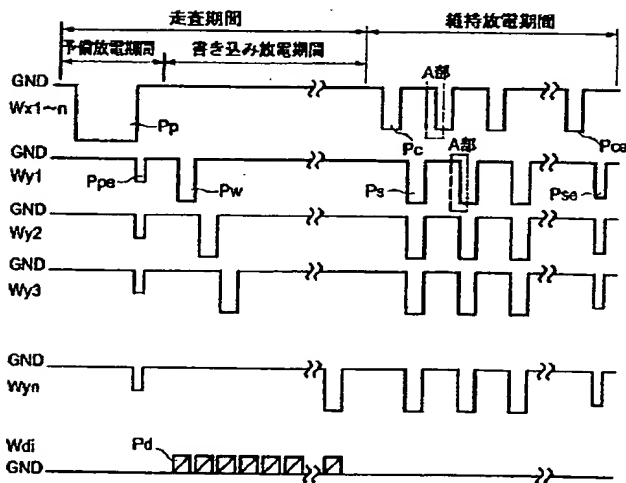
【図11】



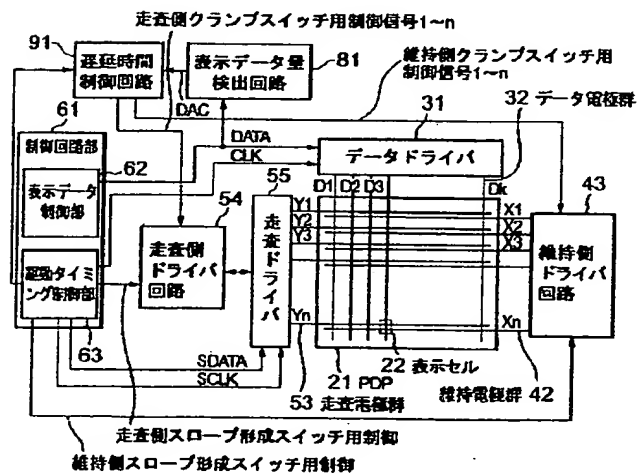
【図12】



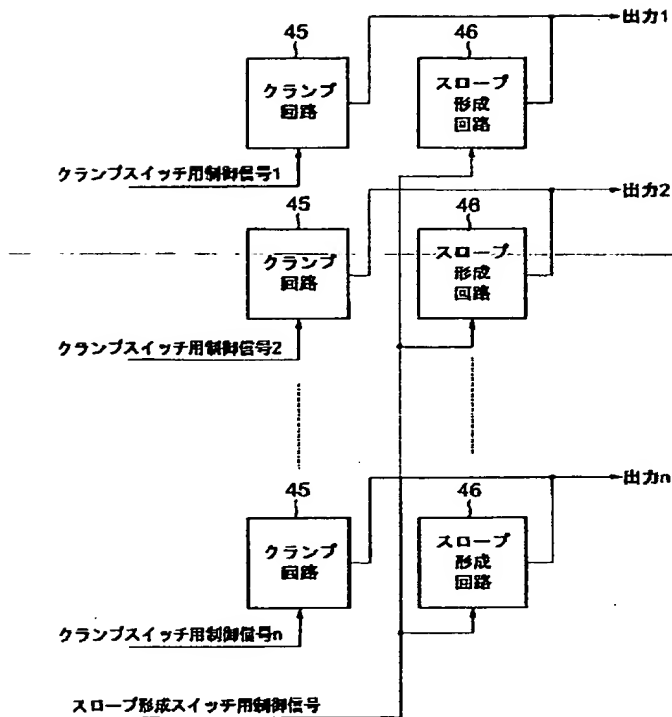
【図13】



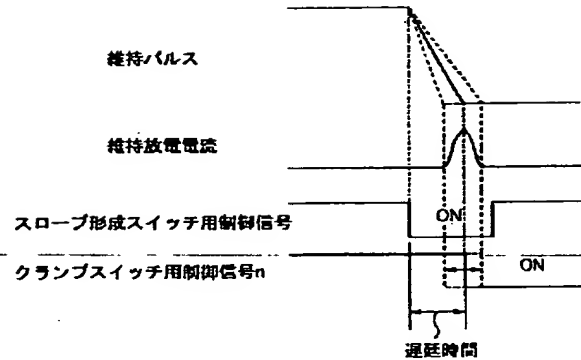
【図15】



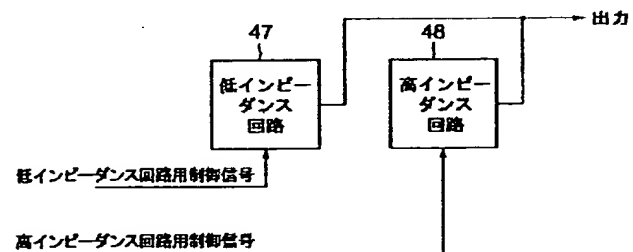
【図16】



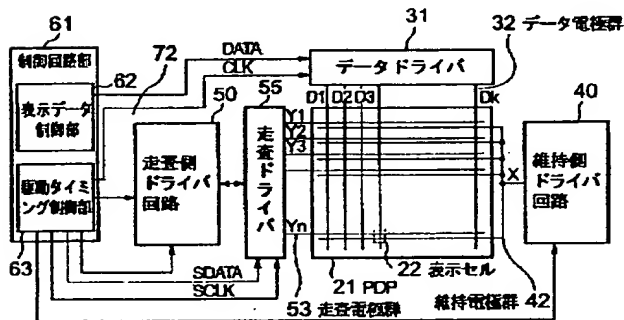
【図18】



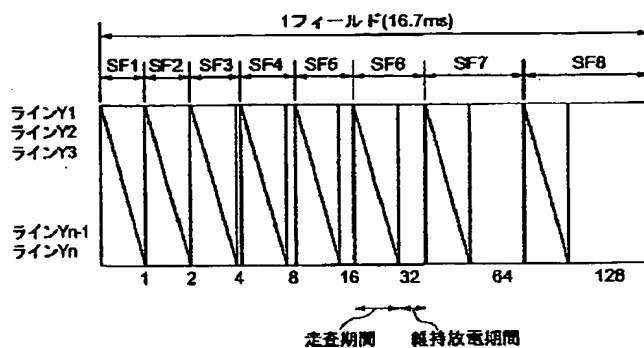
【図21】



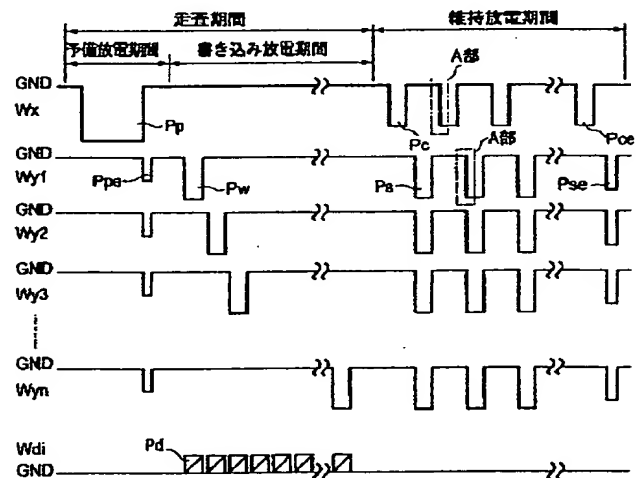
【図20】



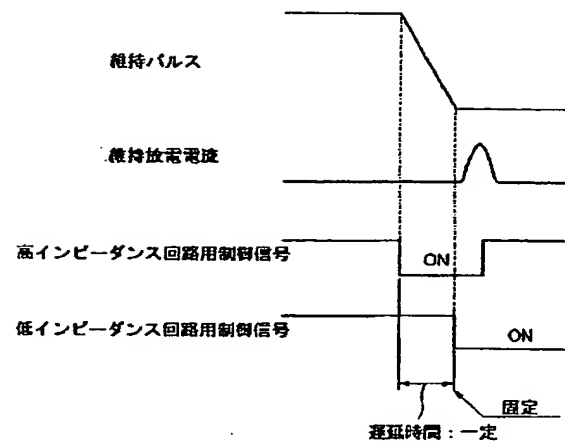
【図22】



【図23】



【図 24】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.